

## SEMICONDUCTOR MODULE

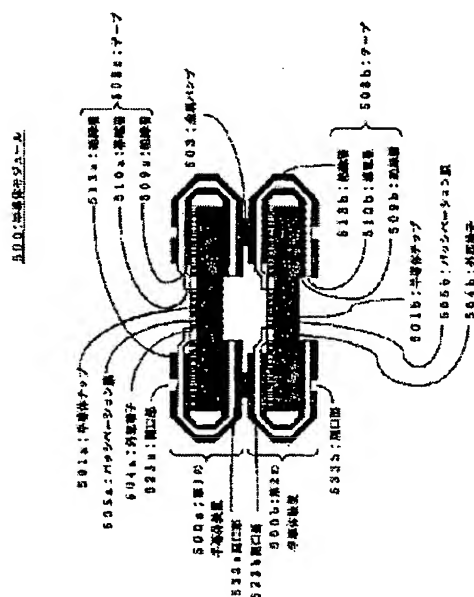
<b>Patent number:</b>	JP2003309247
<b>Publication date:</b>	2003-10-31
<b>Inventor:</b>	KOMIYAMA MITSURU
<b>Applicant:</b>	OKI ELECTRIC IND CO LTD
<b>Classification:</b>	
- international:	H01L25/065; H01L25/07; H01L25/18
- european:	
<b>Application number:</b>	JP20030132852 20030512
<b>Priority number(s):</b>	JP20030132852 20030512

**BEST AVAILABLE COPY**

**Report a data error here**

Abstract of JP2003309247

**<P>PROBLEM TO BE SOLVED:** To provide a semiconductor device capable of being used under stacked condition, and a semiconductor module employing the semiconductor device. **<P>SOLUTION:** The semiconductor module 500 is constituted of a semiconductor chip 101 on which an integrated circuit having a plurality of external terminals 104 on the main surface thereof is formed, a semiconductor layer 110 and a tape 108 having a structure wherein the conductive layer 110 is pinched by insulation layers 109, 113. The main surface of the semiconductor chip 101 is covered by a passivation film 105. The tape 108 is extended from the main surface of the semiconductor chip 101 to the rear surface of the same and is fixed to the semiconductor chip 101 on the main surface side and the rear surface side of the same, respectively. Further, the conductive layer 110 is electrically connected to the plurality of external terminals 104 and is exposed from openings 103a, 103b which are formed in the insulation layers 113 positioned on the main surface and the rear surface of the semiconductor chip 101, respectively. **<P>COPYRIGHT:** (C)2004,JPO



Data supplied from the *esp@cenet* database - Worldwide

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2003-309247

(P2003-309247A)

(43) 公開日 平成15年10月31日 (2003.10.31)

(61) Int. Cl.<sup>7</sup>

H01L 25/065

25/07

25/18

識別記号

F I

H01L 25/08

テーマコード\* (参考)

Z

審査請求 有 請求項の数 6 O L

(全11頁)

(21) 出願番号 特願2003-132852 (P2003-132852)  
(62) 分割の表示 特願平11-117442の分割  
(22) 出願日 平成11年4月26日 (1999.4.26)

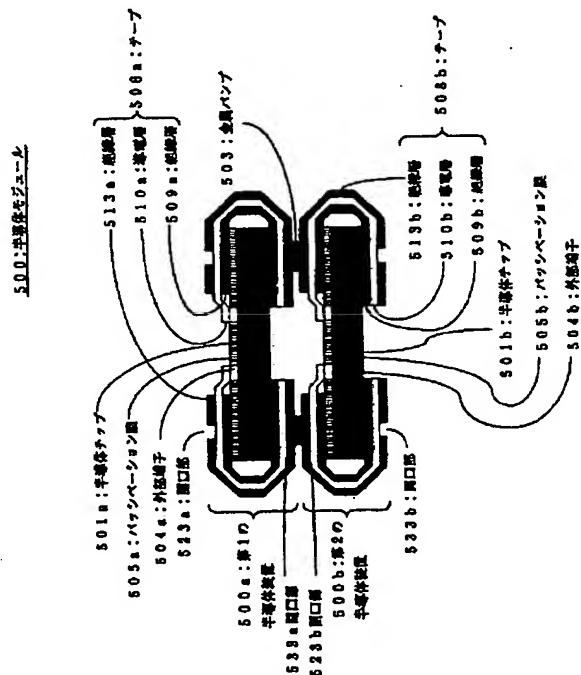
(71) 出願人 000000295  
沖電気工業株式会社  
東京都港区虎ノ門1丁目7番12号  
(72) 発明者 小宮山 充  
東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内  
(74) 代理人 100089093  
弁理士 大西 健治

(54) 【発明の名称】 半導体モジュール

(57) 【要約】

【目的】 積み重ねて使用することが可能な半導体装置および、この半導体装置を用いた半導体モジュールを提供する。

【構成】 主表面に複数の外部端子104を有する集積回路を形成された半導体チップ101と、導電層110およびこの導電層110を、絶縁層109、113で挟む構造からなるテープ108とから構成される。また、半導体チップ101の主表面は、パッシベーション膜105で覆われている。テープ108は、半導体チップ101の主表面から裏面まで延在し、かつ半導体チップ101の主表面側および裏面側の夫々で半導体チップ101と固着されている。さらに、導電層110は、複数の外部端子104と電気的に接続され、かつ、半導体チップ101の主表面および裏面の夫々に位置する絶縁層113に形成された開口部103aおよび103bから露出されている。



## 【特許請求の範囲】

【請求項 1】 表面と裏面とを有し、前記表面上に形成された電極を有する半導体チップと、

絶縁層に挟まれた導電層を有し、前記半導体チップの前記表面から前記裏面にかけて鈍角に折り曲げられた屈曲部を介して前記半導体チップの裏面に延在し、前記半導体チップの前記表面と前記裏面とに固着され、前記表面に対応する前記絶縁層に設けられた前記導電層を露出する第 1 の開口部と前記裏面に対応する前記絶縁層に設けられた前記導電層を露出する第 2 の開口部とを有するテープと、を含む半導体装置を複数互いに積層し、互いに隣り合う前記半導体装置の前記第 1 の開口部と前記第 2 の開口部をそれぞれ接続して構成される半導体モジュール。

【請求項 2】 請求項 1 記載の半導体モジュールにおいて、前記第 1 の開口部と前記第 2 の開口部との接続は、前記第 1 の開口部および前記第 2 の開口部内に充填された金属バンプにより行われることを特徴とする半導体モジュール。

【請求項 3】 請求項 1 または 2 いずれかに記載の半導体装置において、前記半導体チップの前記表面上に配置された前記テープの前記絶縁層から前記導電層が突出しており、前記導電層の前記突出した部分が前記半導体チップの前記電極に接続されていることを特徴とする半導体モジュール。

【請求項 4】 請求項 3 記載の半導体装置において、前記導電層の前記突出した部分を封止する封止樹脂を含むことを特徴とする半導体モジュール。

【請求項 5】 請求項 1 ～ 4 のいずれかに記載の半導体装置において、前記テープと前記半導体チップとの間には緩衝膜が設けられていることを特徴とする半導体モジュール。

【請求項 6】 請求項 1 ～ 5 のいずれかに記載の半導体装置において、前記半導体チップの側面と前記裏面とが樹脂で覆われていることを特徴とする半導体モジュール。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この発明は  $\mu$ BGA ( $\mu$ Ball Grid Array) 型半導体装置に関し、特に、積み重ね可能な  $\mu$ BGA 型半導体装置に関するものである。

## 【0002】

【従来の技術】 図 13 は従来の  $\mu$ BGA 型半導体装置の断面構造図を示す。図 13 に示すように、従来の  $\mu$ BGA 型半導体装置 1300 は、主表面に複数の外部端子 1304 を有する集積回路が形成された半導体チップ 1301 と、導電層 1310、およびこの導電層 1310 を絶縁層 1309、および絶縁層 1313 で挟む構造からなるテープ 1308 とから構成される。ここで、例えば導電層 1310 は Cu、絶縁層 1309 はポリイミドやガ

ラスエポキシ、絶縁層 1313 はソルダーレジストから構成される。

【0003】 また、半導体チップ 1301 の主表面は、パッシベーション膜 1305 で覆われている。

【0004】 さらに、導電層 1310 は、複数の外部端子 1304 と電気的に接続され、かつ、絶縁層 1313 に形成された開口部 1303a から露出される。

【0005】 さらに、テープ 1308 は、緩衝膜 1307、例えばエラストマーを介して、パッシベーション膜 1305 上に固着されている。

【0006】 そして、導電層 1310 と外部端子 1304 との接続部は、樹脂 1302 で覆われている。

## 【0007】

【発明が解決しようとする課題】 しかしながら、従来の  $\mu$ BGA 型半導体装置は、外部装置、例えば他の半導体装置と電気的に接続可能な接続部、つまり開口部 1303a から露出する導電層 1310 が半導体チップ 1301 の主表面のみに形成された構造となっているので、複数の半導体装置を積み重ねて実装することが困難であった。

【0008】 本発明は、複数の半導体装置の積み重ね実装を容易にする半導体装置及び半導体モジュールを提供することを目的とする。

## 【0009】

【課題を解決するための手段】 そこで本発明の半導体装置は、主表面に複数の外部端子を有する集積回路が形成された半導体チップと、半導体チップの主表面から半導体チップの裏面まで延在し、かつ半導体チップの主表面側及び裏面側の夫々で半導体チップと固着されるテープとを有し、テープは、導電層と、この導電層を挟む絶縁層とからなり、かつ導電層と複数の外部端子とが電気的に接続され、かつ半導体チップの主表面及び裏面の夫々に位置する絶縁層に導電層を露出する開口部を夫々に有することを特徴とする。

【0010】 また、本発明の半導体モジュールは、主表面に複数の外部端子を有する集積回路が形成された半導体チップと、半導体チップの主表面から半導体チップの裏面まで延在し、かつ半導体チップの主表面側及び裏面側の夫々で半導体チップと固着されるテープとを有し、テープは、導電層と、この導電層を挟む絶縁層とからなり、かつ導電層と複数の外部端子とが電気的に接続され、かつ半導体チップの主表面及び裏面の夫々に位置する絶縁層に導電層を露出する開口部を有する第 1 の半導体装置と、前記開口部で露出する前記導電層表面と電気的に接続されているパッドを有する第 2 の半導体装置とを有することを特徴とする。

## 【0011】

【発明の実施の形態】 図 1 は本発明の第 1 の実施の形態の半導体装置について説明するための断面図である。以下、図 1 を用いて本発明の第 1 の実施の形態の半導体装

置について説明する。

【0012】この半導体装置 100 は、主表面に複数の外部端子 104 を有する集積回路を形成された半導体チップ 101 と、導電層 110、およびこの導電層 110 を絶縁層 109、および 113 で挟む構造からなるテープ 108 とから構成される。ここで、例えば導電層 110 は Cu、絶縁層 109 はポリイミドやガラスエポキシ、絶縁層 113 はソルダーレジストなどから構成される。

【0013】また、半導体チップ 101 の主表面は、パッシベーション膜 105 で覆われている。

【0014】テープ 108 は、半導体チップ 101 の主表面から裏面まで延在し、かつ半導体チップ 101 の主表面側および裏面側の夫々で半導体チップ 101 と固着されている。

【0015】さらに、導電層 110 は、複数の外部端子 104 と電気的に接続され、かつ、半導体チップ 101 の主表面および裏面の夫々に位置する絶縁層 113 に形成された開口部 103a および 103b から露出されている。

【0016】上述した通り、本発明の第 1 の実施の形態の半導体装置 100 では、第 1 に、半導体装置 100 の主表面側に開口部 103a、裏面側に開口部 103b を有するので、開口部 103a から露出する導電層 110、もしくは、開口部 103b から露出する導電層 110、もしくは、これら両方と、外部装置、例えば他の半導体装置と電気的に接続できる。つまり、複数の半導体装置の積み重ね実装を容易にすることができる。第 2 に、開口部 103a から露出する導電層 110、もしくは、開口部 103b から露出する導電層 110 の一方が他の半導体装置との接続に用いる場合、他方は半導体装置 100 自身の電気的テストに用いることができる。

【0017】本発明の第 1 の実施の形態の半導体装置において、開口部 103a および開口部 103b から夫々露出する導電層 110 は、金属バンプなどを介して、他の半導体装置などと接続することができる。この場合は、絶縁層 113 にソルダーレジストなどの、溶かした金属に対して濡れ性が低い絶縁層を用いると、金属バンプを正確に取りつけることができる。

【0018】さらに、テープ 108 の代わりに、フレキシブルテープを用いてもよい。

【0019】図 2 は本発明の第 2 の実施の形態の半導体装置について説明するための断面図である。以下、図 2 を用いて本発明の第 2 の実施の形態の半導体装置について説明する。

【0020】この半導体装置 200 は、本発明の第 1 の実施の形態の半導体装置 100 とほぼ同様の構成のため、詳しい説明は省略する。本実施の形態は、本発明の第 1 の実施の形態の半導体装置 100 において、テープ 108 は、緩衝膜 207、例えばエラストマーを介し

て半導体チップ 101 と固着することを特徴とする。

【0021】本発明の第 2 の実施の形態の半導体装置 200 は、本発明の第 1 の実施の形態の半導体装置 100 と同様の効果を奏することは言うまでもない。さらに、上記のようにテープ 108 は緩衝膜 207 を介在して半導体チップ 101 と固着されている。緩衝膜 207 は熱収縮率の差により、テープ 108 が半導体チップ 101 から剥がれるのを防ぐように働く。したがって、本発明の第 1 の実施の形態の半導体装置 100 の構造に比して、よりテープ 108 と半導体チップ 101 が、剥がれにくい構造が得られる。

【0022】図 3 は本発明の第 3 の実施の形態の半導体装置について説明するための断面図である。以下、図 3 を用いて本発明の第 3 の実施の形態の半導体装置について説明する。

【0023】この半導体装置 300 は、本発明の第 1 の実施の形態の半導体装置 100 とほぼ同様の構成のため、詳しい説明は省略する。本実施の形態は、本発明の第 1 の実施の形態の半導体装置 100 において、導電層 110 と外部端子 104 との接続部が樹脂 302 で覆われていることを特徴とする。

【0024】本発明の第 3 の実施の形態の半導体装置 300 は、本発明の第 1 の実施の形態の半導体装置 100 と同様の効果を奏することは言うまでもない。さらに、上記のように導電層 110 と外部端子 104 との接続部が樹脂 302 で覆われている。このため、本発明の第 1 の実施の形態の半導体装置 100 の構造に比して、外部端子 104 と導電層 110 が剥がれにくい、堅固な構造を得ることができる。

【0025】図 4 は本発明の第 4 の実施の形態の半導体装置について説明するための断面図である。以下、図 4 を用いて本発明の第 4 の実施の形態の半導体装置について説明する。

【0026】この半導体装置 400 は、本発明の第 1 の実施の形態の半導体装置 100 とほぼ同様の構成のため、詳しい説明は省略する。本実施の形態は、本発明の第 1 の実施の形態の半導体装置 100 において、導電層 110 と外部端子 104 との接続部を樹脂 302 が覆い、さらには半導体チップ 101 の側面および裏面を、樹脂 406 が夫々覆うことを特徴とする。

【0027】本発明の第 4 の実施の形態の半導体装置 400 は、本発明の第 1 の実施の形態の半導体装置 100 と同様の効果を奏することは言うまでもない。さらに、上記のように導電層 110 と外部端子 104 との接続部を樹脂 302 が覆い、さらには半導体チップ 101 の側面および裏面を、樹脂 406 が夫々覆っている。このため、本発明の第 1 の実施の形態の半導体装置 100 の構造に比して、半導体チップ 101 の主表面方向からの外力に対してより強い、堅固な構造を得ることができる。

【0028】図 5 は本発明の第 1 の実施の形態の半導体

モジュールについて説明するための断面図である。以下、図5を用いて本発明の第1の実施の形態の半導体モジュールについて説明する。

【0029】この半導体モジュール500は、第1の半導体装置500a、及び第2の半導体装置500bから構成される。ここで、第2の半導体装置500bは、第1の半導体装置500aと同一の構成であるため、第2の半導体装置500bの説明は、第1の半導体装置500aの説明により省略する。

【0030】この半導体装置500aは、主表面に複数の外部端子504aを有する集積回路を形成された半導体チップ501aと、導電層510a、およびこの導電層510aを絶縁層509a、513aで挟む構造からなるテープ508aとから構成される。ここで、例えば導電層510aはCu、絶縁層509aはポリイミドやガラスエポキシ、絶縁層513aはソルダーレジストから構成される。

【0031】また、半導体チップ501aの主表面は、パッシベーション膜505aで覆われている。

【0032】テープ508aは、半導体チップ501aの主表面から裏面まで延在し、かつ半導体チップ501aの主表面側および裏面側の夫々で半導体チップ501aと固着されている。

【0033】さらに、導電層510aは、複数の外部端子504aと電気的に接続され、かつ、半導体チップ501aの主表面および裏面の夫々に位置する絶縁層513aに形成された開口部523aおよび533aから露出されている。

【0034】上述したように本発明の第1の実施の形態の半導体モジュール500は、第1の半導体装置500aの開口部533aから露出する導電層510aが、金属パンプ503を介して、第2の半導体装置500bの開口部523bから露出する導電層510bと接続される。このようにして、第1および第2の半導体装置500a、500bからなる半導体モジュール500が得られる。

【0035】本発明の第1の実施の形態の半導体モジュール500は、上述のような構造を有するので、テープを有する半導体装置の積み重ね実装を容易に行うことが可能となり、かつ容易に実装できるため、実装工程が簡易なため、コストを下げることも可能となる。

【0036】図6は本発明の第2の実施の形態の半導体モジュールについて説明するための断面図である。以下、図6を用いて本発明の第2の実施の形態の半導体モジュールについて説明する。

【0037】この半導体モジュール600は、本発明の第1の実施の形態の半導体モジュール500とほぼ同様の構成のため、詳しい説明は省略する。本発明の第2の実施の形態の半導体モジュール600の半導体装置600aおよび600bにおいて、テープ608a、および

テープ608bは、夫々緩衝膜607aおよび607b、例えばエラストマーを介して、半導体チップ601a、及び半導体チップ601bと固着されていることを特徴とする。

【0038】本発明の第2の実施の形態の半導体モジュール600では、本発明の第1の実施の形態の半導体モジュール500と同様の効果を奏することは言うまでもない。さらに、上記のように緩衝膜607aを有するので、これら緩衝膜607a、607bは熱収縮率の差により、半導体チップ601aとテープ608a、半導体チップ601bとテープ608bが夫々剥がれるのを防ぐように働く。したがって、本発明の第1の実施の形態の半導体モジュール500の構造に比して、半導体チップ601aとテープ608a、半導体チップ601bとテープ608b夫々が剥がれにくい構造が得られる。

【0039】図7は本発明の第3の実施の形態の半導体モジュールについて説明するための断面図である。以下、図7を用いて本発明の第3の実施の形態の半導体モジュールについて説明する。

【0040】この半導体モジュール700は、本発明の第1の実施の形態の半導体モジュール500とほぼ同様の構成のため、詳しい説明は省略する。本発明の第3の実施の形態の半導体モジュール700の半導体装置700aおよび700bにおいて、導電層710aと外部端子704a、導電層710bと外部端子704bの夫々の接続部が、夫々樹脂702aおよび702bで覆われていることを特徴とする。

【0041】本発明の第3の実施の形態の半導体モジュール700は、本発明の第1の実施の形態の半導体モジュール500と同様の効果を奏することは言うまでもない。さらに、上記のように導電層710aと外部端子704a、導電層710bと外部端子704bの夫々の接続部が、夫々樹脂702aおよび702bで覆われている。このため、本発明の第1の実施の形態の半導体モジュール500の構造に比して、導電層710aと外部端子704a、導電層710bと外部端子704bが夫々剥がれにくい、堅固な構造を得ることができる。

【0042】図8は本発明の第4の実施の形態の半導体モジュールについて説明するための断面図である。以下、図8を用いて本発明の第4の実施の形態の半導体モジュールについて説明する。

【0043】この半導体モジュール800は、本発明の第1の実施の形態の半導体モジュール500とほぼ同様の構成のため、詳しい説明は省略する。本発明の第4の実施の形態の半導体モジュール800の半導体装置800aおよび800bにおいて、導電層810aと外部端子804aとの接続部を樹脂802aが覆い、半導体チップ801aの側面および裏面を樹脂806aが覆い、導電層810bと外部端子804bとの接続部を樹脂802bが覆い、および半導体チップ801bの側面および

び裏面を樹脂 806b が夫々覆うことを特徴とする。

【0044】本発明の第4の実施の形態の半導体モジュール 800 は、本発明の第1の実施の形態の半導体モジュール 500 と同様の効果を奏することは言うまでもない。さらに、上記のように導電層 810a と外部端子 804a との接続部を樹脂 802a が覆い、半導体チップ 801a の側面および裏面を樹脂 806a が覆い、導電層 810b と外部端子 804b との接続部を樹脂 802b が覆い、および半導体チップ 801b の側面および裏面を樹脂 806b が夫々覆っている。このため、本発明の第1の実施の形態の半導体モジュール 500 の構造に比して、半導体チップ 801a および 801b の主表面方向からの外力に対してより強い、堅固な構造を得ることができる。

【0045】図 9 は本発明の第5の実施の形態の半導体モジュールについて説明するための断面図である。以下、図 9 を用いて本発明の第5の実施の形態の半導体モジュールについて説明する。

【0046】この半導体モジュール 900 は、半導体装置 900a およびプリント配線基板 920 から構成される。

【0047】この半導体装置 900a は、主表面に複数の外部端子 904 を有する集積回路を形成された半導体チップ 901 と、導電層 910、およびこの導電層 910 を絶縁層 909、913 で挟む構造からなるテープ 908 とから構成される。ここで、例えば導電層 910 は Cu、絶縁層 909 はポリイミドやガラスエポキシ、絶縁層 913 はソルダーレジストから構成される。

【0048】また、半導体チップ 901 の主表面は、パッシベーション膜 905 で覆われている。

【0049】テープ 908 は、半導体チップ 901 の主表面から裏面まで延在し、かつ半導体チップ 901 の主表面側および裏面側の夫々で半導体チップ 901 と固着されている。

【0050】さらに、導電層 910 は、複数の外部端子 904 と電気的に接続され、かつ、半導体チップ 901 の主表面および裏面の夫々に位置する絶縁層 913 に形成された開口部 903a および 903b から露出されている。

【0051】この半導体装置 900a の開口部 903b で露出する導電層 910 の表面が、金属パンプ 903 を用いて、プリント配線基板 920 上のパッド 921 と電気的に接続されている。ここで、パッド 921 は、例えば Ni-Au または半田から構成されている。

【0052】上述したように本発明の第5の実施の形態の半導体モジュール 900 は、導電層 910 を露出する開口部 903a が半導体チップ 901 の主表面側に設けられている。したがって、半導体装置 900a とプリント配線基板 920 との積み重ね実装を容易にする。さらに、実装に用いられなかった半導体装置の開口部 903

a から露出する導電層 910 は、半導体装置 900a とプリント配線基板 920 とが接続されているか否かの電氣的テストに用いることができる。

【0053】図 10 は本発明の第6の実施の形態の半導体装置モジュールについて説明するための断面図である。以下、図 10 を用いて本発明の第6の実施の形態の半導体モジュールについて説明する。

【0054】この半導体モジュール 1000 は、本発明の第5の実施の形態の半導体モジュール 900 とほぼ同様の構成のため、詳しい説明は省略する。本発明の第6の実施の形態の半導体モジュール 1000 の半導体装置 1000a において、テープ 1008 が緩衝膜 1007、例えばエラストマーを介して、半導体チップ 1001 と固着されていることを特徴とする。

【0055】本発明の第6の実施の形態の半導体モジュール 1000 は、本発明の第5の実施の形態の半導体モジュール 900 と同様の効果を奏することは言うまでもない。さらに、上記のような緩衝膜 1007 を有するので、この緩衝膜 1007 は熱収縮率の差により、テープ 1008 が半導体チップ 1001 から剥がれるのを防ぐように働く。したがって、本発明の第5の実施の形態の半導体モジュール 900 の構造に比して、よりテープ 1008 と半導体チップ 1001 が剥がれにくい構造が得られる。

【0056】図 11 は本発明の第7の実施の形態の半導体装置モジュールについて説明するための断面図である。以下、図 11 を用いて本発明の第7の実施の形態の半導体モジュールについて説明する。

【0057】この半導体モジュール 1100 は、本発明の第5の実施の形態の半導体モジュール 900a とほぼ同様の構成のため、詳しい説明は省略する。本発明の第7の実施の形態の半導体モジュール 1100 の半導体装置 1100a において、導電層 1110 と外部端子 1104 との接続部が樹脂 1102 で覆われていることを特徴とする。

【0058】本発明の第7の実施の形態の半導体モジュール 1100 は、本発明の第5の実施の形態の半導体モジュール 900 と同様の効果を奏することは言うまでもない。さらに、上記のように導電層 1110 と外部端子 1104 との接続部が樹脂 1102 で覆われている。このため、本発明の第5の実施の形態の半導体モジュール 900 の構造に比して、外部端子 1104 と導電層 1110 が剥がれにくい、堅固な構造を得ることができる。

【0059】図 12 は本発明の第8の実施の形態の半導体装置モジュールについて説明するための断面図である。以下、図 12 を用いて本発明の第8の実施の形態の半導体モジュールについて説明する。

【0060】この半導体モジュール 1200 は、本発明の第5の実施の形態の半導体モジュール 900 とほぼ同様の構成のため、詳しい説明は省略する。本発明の第8

の実施の形態の半導体モジュール1200の半導体装置1200aにおいて、導電層1210と外部端子1204との接続部を樹脂1202が覆い、さらには半導体チップ1201の側面および裏面を、樹脂1206が夫々覆うことを特徴とする。

【0061】本発明の第8の実施の形態の半導体モジュール1200は、本発明の第5の実施の形態の半導体モジュール900と同様の効果を奏することは言うまでもない。さらに、上記のように導電層1210と外部端子1204との接続部を樹脂1202が覆い、さらには半導体チップ1201の側面および裏面を、樹脂1206が夫々覆っている。このため、本発明の第5の実施の形態の半導体モジュール900の構造に比して、半導体チップ1201の主表面方向からの外力に対してより強い、堅固な構造を得ることができる。

#### 【0062】

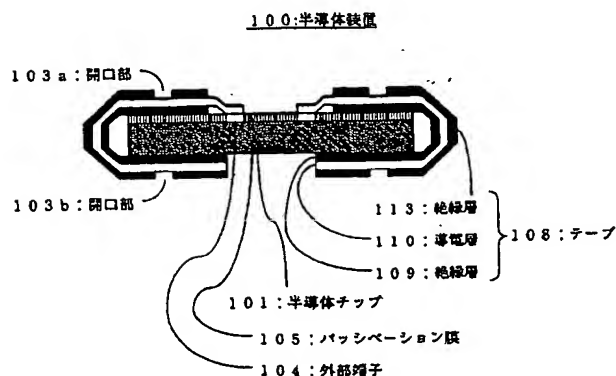
【発明の効果】本発明の半導体モジュールは、第1に、半導体装置の主表面側に開口部、裏面側に開口部を有するので、開口部から露出する導電層、もしくは、開口部から露出する導電層、もしくは、これら両方と、外部装置、例えば他の半導体装置と電気的に接続できる。つまり、複数の半導体装置の積み重ね実装を容易にすることができる。第2に、開口部から露出する導電層、もしくは、開口部から露出する導電層の一方が他の半導体装置との接続に用いる場合、他方は半導体装置自身の電気的テストに用いることができる。

【0063】また、本発明の半導体モジュールにおいて、第1の半導体装置は、開口部から露出する導電層を介して、第2の半導体装置または、プリント配線基板と接続される。したがって、本発明の半導体モジュールは、複数の半導体装置の積み重ね実装を容易に行うことが可能となり、かつ容易に実装できるため、実装工程が簡易なため、コストを下げることも可能となる。

#### 【図面の簡単な説明】

【図1】本発明の第1の実施の形態の半導体装置の構造を断面図で示すものである。

【図1】



【図2】本発明の第2の実施の形態の半導体装置の構造を断面図で示すものである。

【図3】本発明の第3の実施の形態の半導体装置の構造を断面図で示すものである。

【図4】本発明の第4の実施の形態の半導体装置の構造を断面図で示すものである。

【図5】本発明の第1の実施の形態の半導体モジュールの構造を断面図で示すものである。

【図6】本発明の第2の実施の形態の半導体モジュールの構造を断面図で示すものである。

【図7】本発明の第3の実施の形態の半導体モジュールの構造を断面図で示すものである。

【図8】本発明の第4の実施の形態の半導体モジュールの構造を断面図で示すものである。

【図9】本発明の第5の実施の形態の半導体モジュールの構造を断面図で示すものである。

【図10】本発明の第6の実施の形態の半導体モジュールの構造を断面図で示すものである。

【図11】本発明の第7の実施の形態の半導体モジュールの構造を断面図で示すものである。

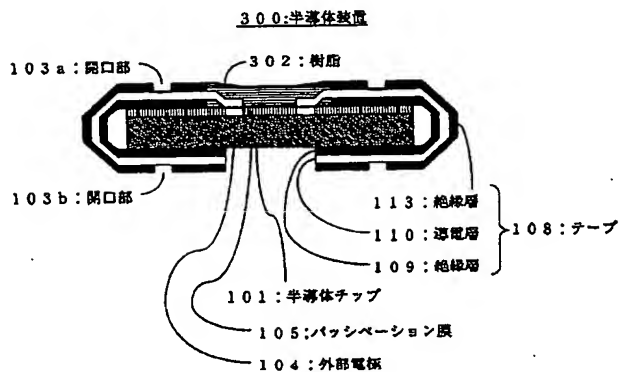
【図12】本発明の第8の実施の形態の半導体モジュールの構造を断面図で示すものである。

【図13】従来のμBGA型半導体装置の構造の断面図を示すものである。

#### 【符号の説明】

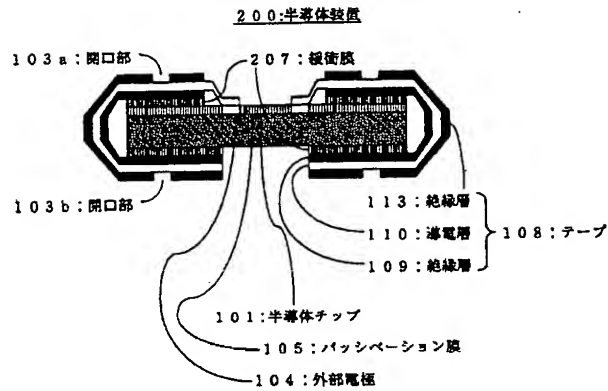
- 100：半導体装置
- 101：半導体チップ
- 103a：開口部
- 103b：開口部
- 104：外部端子
- 105：パッシベーション膜
- 108：テープ
- 109：絶縁層
- 110：導電層
- 113：絶縁層

【図3】

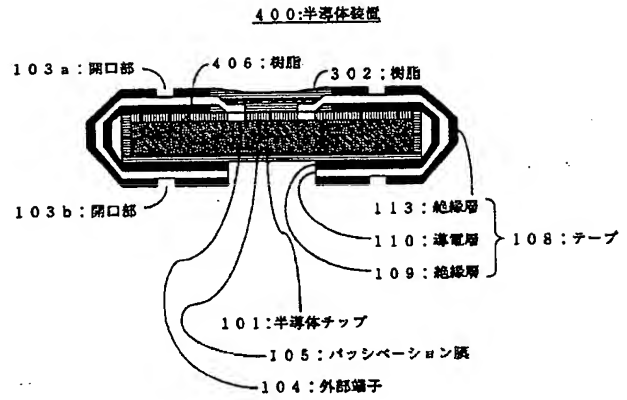




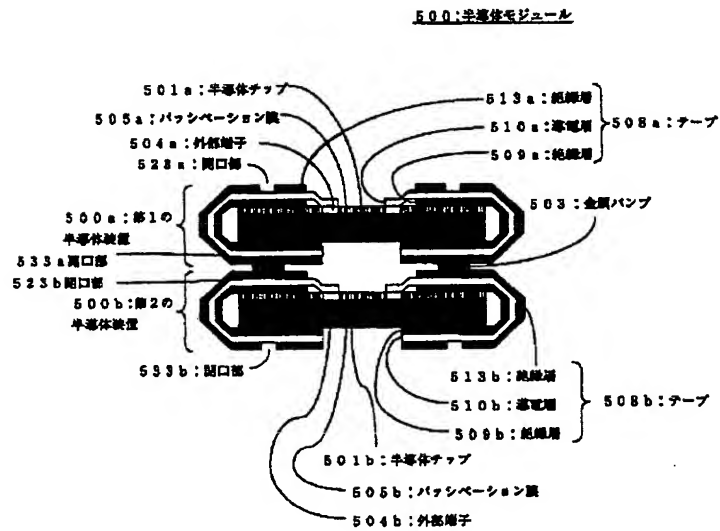
【図2】



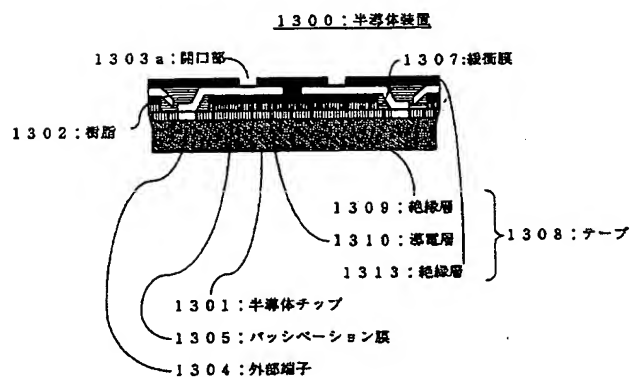
【図4】



【図5】

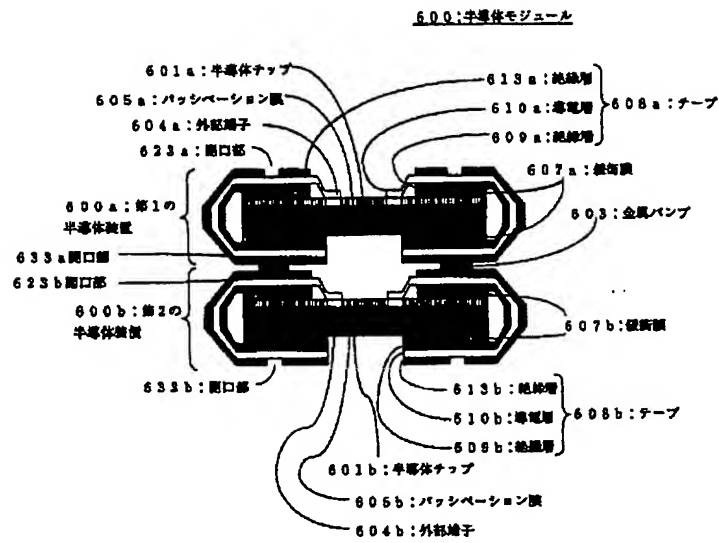


【図13】

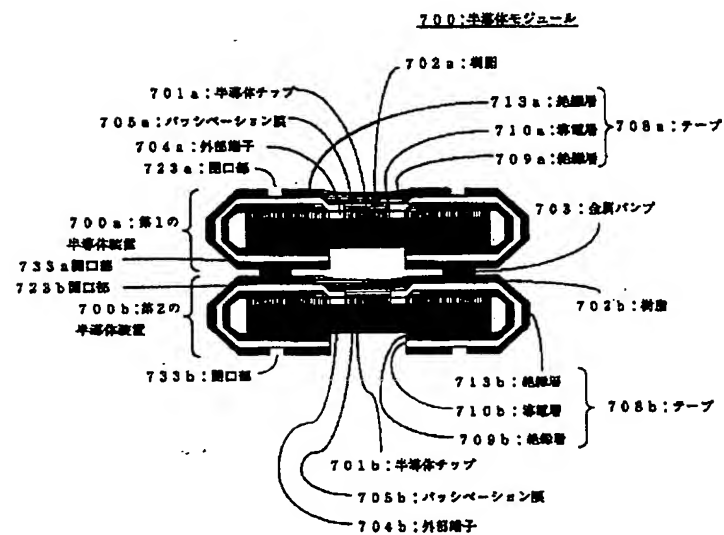




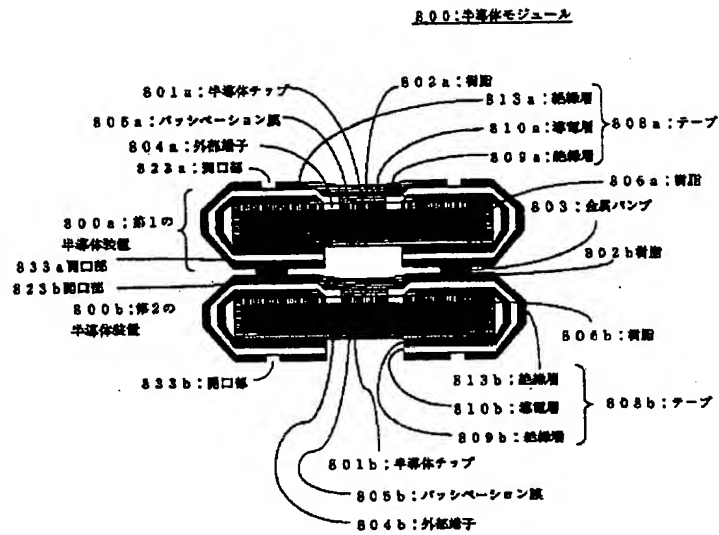
【図6】



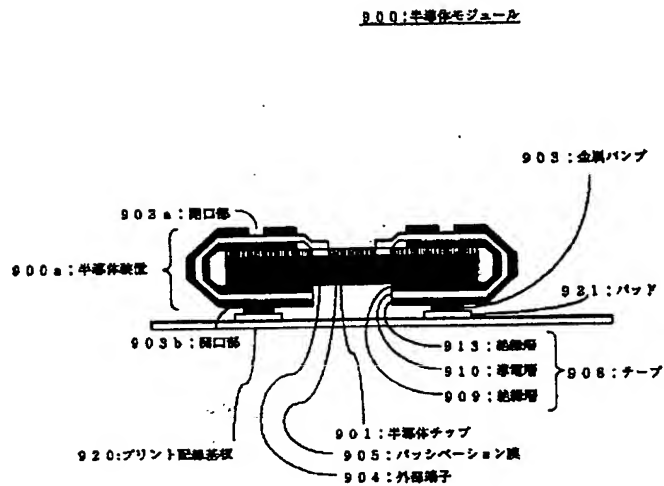
【図7】



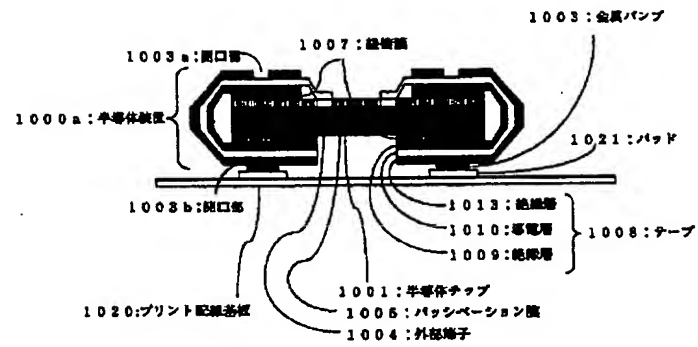
【図8】



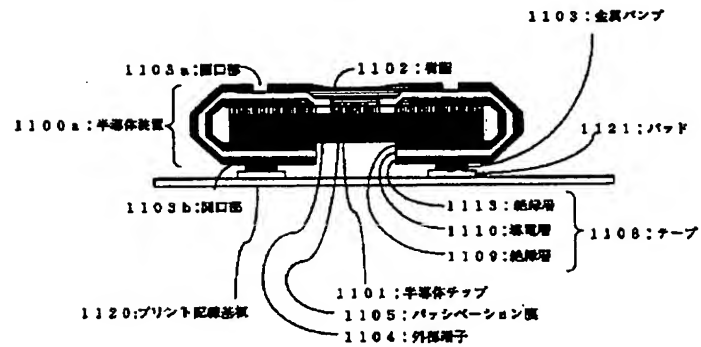
【図9】



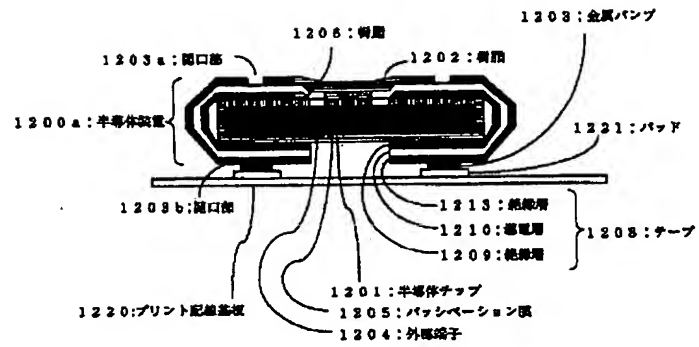
【図10】

1000:半導体モジュール

【図11】

1100:半導体モジュール

## 1200:半導体モジュール



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☒ **BLACK BORDERS**

☒ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☐ **FADED TEXT OR DRAWING**

☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☒ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**